Plano de Ensino Campus: III - Leopoldina

DISCIPLINA:	Tópicos	Especiais	em	Eletrônica:	CÓDIGO: ETN12
Sistemas Mic	roprocessa	idos - Disj	positivo	s Lógicos	
Programáveis					

VALIDADE: Início: OUTUBRO/2021 Término:

Carga Horária: Total: 30 horas/aula Semanal: 02 aulas Créditos: 02

Modalidade: Prática

Classificação do Conteúdo pelas DCN: Profissionalizante

Ementa:

Introdução aos dispositivos lógicos programáveis. Introdução à programação de dispositivos lógicos programáveis. Introdução à linguagem de descrição de hardware (HDL). Tópicos avançados.

Curso		Período	Eixo	Obrig.	Optativa
Engenharia d	le	6°	Eletrônica		X
Computação					

Departamento/Coordenação: Departamento de Eletroeletrônica

INTERDISCIPLINARIDADES

Pré-requisitos	Código
Sistemas Digitais	ETN03
Co-requisitos	

Obj	Objetivos: A disciplina devera possibilitar ao estudante				
1	Familiarizar o aluno de Engenharia de Computação com a tecnologia de				
	dispositivos lógicos programáveis e FPGAs.				
2	Habilitar o aluno a desenvolver projetos de pequena e média complexidade em				
	dispositivos lógicos programáveis utilizando linguagens de descrição de				
	hardware (HDLs).				

Unio	dades de ensino	Carga-horária Horas/aula
1	Introdução aos dispositivos lógicos programáveis	4
2	Introdução à programação de dispositivos lógicos	8
	programáveis	
3	Introdução à linguagem de descrição de hardware	12
4	Tópicos avançados	6
	Total	30

Plano de Ensino	Campus: III - Leopoldina
-----------------	--------------------------

Bib	liografia Básica
1	TOCCI, R., WIDMER, N., MOSS, G Sistemas Digitais: princípios e aplicações,
	11. ed, São Paulo: Pearson Education do Brasil Hall, 2011.
2	LOURENÇO, A. C. de et al. Circuitos digitais. 9. ed. São Paulo: Érica, 2007.
	ERCEGOVAC, M., LANG., T., MORENO, J., Introdução aos Sistemas Digitais.
	Bookman, 2000.
3	COSTA, C. da. Projetos de circuitos digitais com FPGA . 1. ed. São Paulo:
	Érica, 2009.

Bib	liografia Complementar
1	COSTA, C. da; MESQUITA, L.; PINHEIRO, E Elementos de lógica
	programável com VHDL e DSP: teoria e prática. São Paulo: Érica, 2011.
2	HWANG, E. O., Digital Logic and Microprocessor Design with VHDL, Florence:
	Cengage Learning, 2005.
3	SMITH, D., <i>HDL Chip Design</i> , Madison: Doone
	Publications, 1996.
4	PEDRONI, V. A Digital electronics and design with VHDL. Amsterdam;
	Boston: Elsevier; Morgan Kaufmann Publishers, 2008.
5	Intel FPGA Support Resources.
	https://www.intel.com.br/content/www/br/pt/programmable/support/support-
	resources.html. Disponível em 12 de julho de 2021.

FOLHA DE ASSINATURAS

Emitido em 13/10/2021

PLANO DE ENSINO Nº 2233/2021 - CECOMLP (11.51.27)

(Nº do Protocolo: NÃO PROTOCOLADO)

(Assinado digitalmente em 09/08/2022 17:53) GABRIELLA CASTRO BARBOSA COSTA DALPRA

> COORDENADOR - TITULAR CECOMLP (11.51.27) Matrícula: 2933153

Para verificar a autenticidade deste documento entre em https://sig.cefetmg.br/documentos/ informando seu número: 2233, ano: 2021, tipo: PLANO DE ENSINO, data de emissão: 08/08/2022 e o código de verificação: bca6438faa